

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-050586

(43)Date of publication of application : 15.02.2002

(51)Int.Cl.

H01L 21/205

H01L 33/00

H01S 5/323

(21)Application number : 2000-240385

(71)Applicant : HITACHI CABLE LTD

(22)Date of filing : 03.08.2000

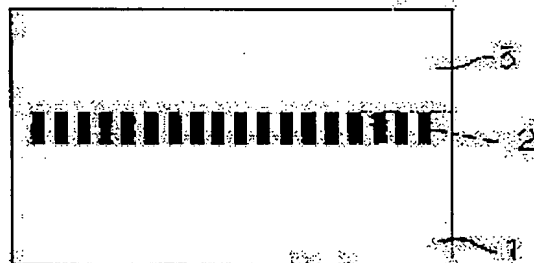
(72)Inventor : SHIBATA MASATOMO

## (54) METHOD FOR MANUFACTURING SEMICONDUCTOR CRYSTAL

## (57)Abstract:

PROBLEM TO BE SOLVED: To provide a method for manufacturing semiconductor crystal, which can grow GaN crystal of high quality on various substrates.

SOLUTION: The surface of the substrate 1 is once worked in a porous shape and nitride crystal 3 is grown on a porous layer 2. Thus, the GaN layer of high quality can be grown, even if there is no low-temperature buffer layer.



## LEGAL STATUS

[Date of request for examination]

15.04.2003

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号  
特開2002-50586  
(P2002-50586A)

(43) 公開日 平成14年2月15日 (2002.2.15)

(51) Int.Cl. <sup>7</sup>	識別記号	F I	テームト* (参考)
H 0 1 L 21/205		H 0 1 L 21/205	5 F 0 4 1
	33/00	33/00	C 5 F 0 4 5
H 0 1 S 5/323		H 0 1 S 5/323	5 F 0 7 3

審査請求 未請求 請求項の数8 O L (全 4 頁)

(21) 出願番号 特願2000-240385 (P2000-240385)

(22) 出願日 平成12年8月3日 (2000.8.3)

(71) 出願人 000005120

日立電線株式会社

東京都千代田区大手町一丁目6番1号

(72) 発明者 柴田 真佐知

茨城県土浦市木田余町3550番地 日立電線  
株式会社アドバンスリサーチセンタ内

(74) 代理人 100068021

弁理士 網谷 信雄

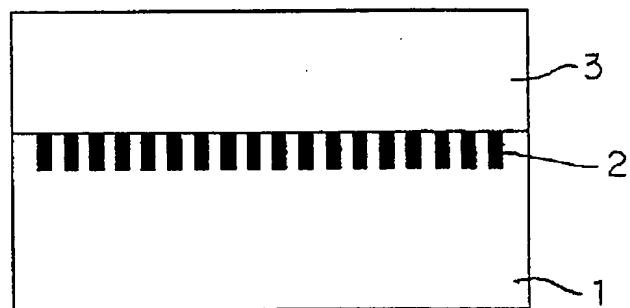
最終頁に続く

(54) 【発明の名称】 半導体結晶の製造方法

(57) 【要約】

【課題】 種々の基板の上に高品質なG a N系結晶を成長させることができる半導体結晶の製造方法を提供する。

【解決手段】 基板1の表面を一旦多孔質状に加工した後、その多孔質層2の上に窒化物結晶3を成長させることにより、低温成長バッファ層が無くても高品質なG a N層を成長させることができる。



## 【特許請求の範囲】

【請求項 1】 III 族窒化物以外の基板の表面に多孔質層を形成し、その多孔質層の上に III 族窒化物単結晶層を成長させることを特徴とする半導体結晶の製造方法。

【請求項 2】 上記基板として Si、Ge 又は GaAs を用いると共に、その (111) 面を用いる請求項 1 に記載の半導体結晶の製造方法。

【請求項 3】 上記基板としてサファイア又は SiC を用いると共に、その (0001) 面を用いる請求項 1 に記載の半導体結晶の製造方法。

【請求項 4】 上記基板の表面に陽極酸化法によって多孔質層を形成する請求項 1 に記載の半導体結晶の製造方法。

【請求項 5】 基板の表面に金属膜を形成し、該金属膜を陽極酸化法で多孔質膜とした後、上記多孔質膜をマスクとして、上記基板にエッチングを施し、上記多孔質膜だけを除去して表面に多孔質層を有する基板を形成し、この基板の上に III 族窒化物単結晶を成長させる請求項 1 に記載の半導体結晶の製造方法。

【請求項 6】 上記金属膜としてアルミニウムを用いる請求項 5 に記載の半導体結晶の製造方法。

【請求項 7】 多孔質層上にストライプ状又は点状の窓を有するマスクを設け、そのマスクの上に III 族窒化物単結晶層を成長させる請求項 1 に記載の半導体結晶の製造方法。

【請求項 8】 請求項 1～7 に記載の製造方法により得られた半導体単結晶から III 族窒化物単結晶層だけを多孔質層で剥離させることを特徴とする半導体結晶の製造方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、半導体結晶の製造方法に関する。

## 【0002】

【従来の技術】窒化ガリウム (GaN)、窒化インジウムガリウム (InGaN)、窒化ガリウムアルミニウム (GaAlN) 等の III 族窒化物半導体は、青色発光ダイオード (LED) やレーザダイオード (LD) 用材料として脚光を浴びている。また、III 族窒化物半導体は、光素子以外にも耐熱性や耐環境性がよいという特徴を活かした電子デバイス用素子の開発も行われている。

【0003】III 族窒化物半導体は、バルク結晶成長が難しいので実用に耐える III 族窒化物の単結晶基板は未だ得られていない。現在実用化されている GaN 成長用の基板はサファイアであり、単結晶サファイア基板の上に有機金属気相成長法 (MOVPE 法) で GaN をエピタキシャル成長させる方法が一般に用いられている。

【0004】サファイア基板は、GaN と格子定数が異なるため、サファイア基板上に直接 GaN を成長させたのでは単結晶膜を成長させることができない。このた

め、サファイア基板上に一旦低温で AlN や GaN のバッファ層 (低温成長バッファ層) を成長させ、このバッファ層で格子の歪を緩和させてからそのバッファ層の上に GaN を成長させる方法が開示されている (特開昭 63-188983 号公報参照)。

## 【0005】

【発明が解決しようとする課題】ところで、上述した従来の低温成長バッファ層は、最適な成長条件の設定幅が非常に狭く、成長温度のわずかなゆらぎや膜厚のずれにより、そのバッファ層の上に成長する GaN 膜の結晶性や表面状態が大きく変化してしまい、GaN 成長の成長再現性が悪いという問題がある。また、低温成長バッファ層を用いた GaN の成長においても基板と結晶の格子とのずれが発生するので、GaN は無数の欠陥を有している。この欠陥は、GaN 系 LD を製造する上で障害となることが予想される。また、サファイア基板と GaN との線膨張係数差からエピタキシャル成長後の基板に反りが発生し、最悪の場合には割れに至るという問題がある。このため、GaN エピタキシャルウェハは大口径化が難しく、現状では直径 50 mm 以上のものは実用化されていない。

【0006】これらの問題を解決するために、サファイア以外の基板、例えば砒化ガリウム (GaAs)、シリコン (Si)、NGO (NdGaO<sub>3</sub>) 等を用いた成長が検討されている。これらの基板を用いる場合もこれまではサファイア基板の使用時と同様に、まず基板の上に低温でバッファ層を成長し、そのバッファ層の上に GaN を成長させる方法が用いられているが、依然として格子定数差の問題や成長する GaN の結晶形制御の問題が解決しておらず、実用化されるには至っていないという問題があった。

【0007】そこで、本発明の目的は、上記課題を解決し、種々の基板の上に高品質な GaN 系結晶を成長させることができる半導体結晶の製造方法を提供することにある。

## 【0008】

【課題を解決するための手段】上記目的を達成するために本発明の半導体結晶の製造方法は、III 族窒化物以外の基板の表面に多孔質層を形成し、その多孔質層の上に III 族窒化物単結晶層を成長させるものである。

【0009】上記構成に加え本発明の半導体結晶の製造方法は、基板として Si、Ge 又は GaAs を用いると共に、その (111) 面を用いてもよい。

【0010】上記構成に加え本発明の半導体結晶の製造方法は、基板としてサファイア又は SiC を用いると共に、その (0001) 面を用いてもよい。

【0011】上記構成に加え本発明の半導体結晶の製造方法は、基板の表面に陽極酸化法によって多孔質層を形成してもよい。

【0012】また、本発明の半導体結晶の製造方法は、

基板の表面に金属膜を形成し、金属膜を陽極酸化法で多孔質膜とした後、多孔質膜をマスクとして、基板にエッチングを施し、多孔質膜だけを除去して表面に多孔質層を有する基板を形成し、この基板の上にIII族窒化物単結晶を成長させるものである。

【0013】上記構成に加え本発明の半導体結晶の製造方法は、金属膜としてアルミニウムを用いてもよい。

【0014】上記構成に加え本発明の半導体結晶の製造方法は、多孔質層上にストライプ状又は点状の窓を有するマスクを設け、そのマスクの上にIII族窒化物単結晶層を成長させてもよい。

【0015】上記構成に加え本発明の半導体結晶の製造方法は、上記製造方法により得られた半導体単結晶からIII族窒化物単結晶層だけを多孔質層で剥離させてもよい。

【0016】本発明の半導体結晶の製造方法は、基板表面を一旦多孔質状に加工した後、その多孔質層の上に窒化物結晶を成長させるものである。基板表面を多孔質とし、その表面でGaNを成長させることにより、低温成長バッファ層が無くても高品質なGaN層を成長させることができる。

【0017】ここで、Si等、GaNとは格子定数や線膨張係数が大きく異なる基板上にGaNをエピタキシャル成長させると、通常は成長結晶が多結晶化したり、熱歪による基板の反りや割れが生じてしまう。しかし、本発明によれば、GaNが多孔質層上に成長することにより、多孔質が基板とGaNとの格子歪や熱歪を緩和するように機能するため、高品質なGaNエピタキシャル層が得られ、また基板に反りや割れが発生することもない。従って、従来不可能であった100mm以上の大口

径GaNエピタキシャル成長も可能となる。

【0018】

【発明の実施の形態】以下、本発明の実施の形態を添付図面に基づいて詳述する。

【0019】図1は本発明の半導体結晶の製造方法を適用したGaNエピタキシャル基板の一実施の形態を示す断面図である。

【0020】このGaNエピタキシャル基板は、III族窒化物以外の基板の上に、多孔質層及びIII族窒化物単結晶層を順次形成したものである。このように基板表面を多孔質とし、その表面でGaNを成長させることにより、低温成長バッファ層が無くても高品質なGaN層を成長させることができる。

【0021】

【実施例】次に具体的な数値を挙げて説明するが、本発明はこれに限定されるものではない。

【0022】（実施例1）直径100mm、厚さ300μmのSi(111)基板に、フッ酸とエタノールとの混合液中、20～2.5Vの電界電圧で30分間の陽極酸化処理を行った。その結果、Si基板表面に、数十～

数百nm程度の孔を無数に有する多孔質Si層が形成された。次に、多孔質層を形成した基板をMOCVD炉に収納し、アンモニアガスとトリメチルガリウムとを原料として基板上に常圧、1100℃でGaN層を2μm成長させた。得られたGaNは平坦な鏡面を呈していた。得られたGaNエピタキシャル基板は図1に示すような断面構造を有していた。このGaNエピタキシャル基板の表面を原子間力顕微鏡(AFM)で観察し、表面に現れるピットの密度を計数したところ、 $8 \times 10^6$  個/cm<sup>3</sup>であった。

【0023】従来法でサファイア基板上に成長したGaN層の表面には $10^9 \sim 10^{10}$  個/cm<sup>3</sup>のピットが観察されることから、非常に少ない欠陥密度のGaNエピタキシャル層が得られていると言える。成長したGaN層のX線回折法によるロッギングカーブの半値幅は240secであった。

【0024】従来法で得られたエピタキシャル基板では通常300sec程度の値が得られているので、この数値と比較して十分に結晶性の高いエピタキシャル層が得られているものと言える。また、基板の中央と周縁部との高さの差を測り、反りの評価を行ったところ、2μmであった。従来法で得られたエピタキシャル基板では、通常50μmもの反りが観察されるので、本発明に係るエピタキシャル基板の反りは格段に少ないと言える。

【0025】（実施例2）直径100mm、厚さ350μmのGaAs(111)基板に、金属アルミニウムを1μmスパッタで積層し、その表面を3%の硝酸水溶液中で電界電圧12Vの陽極酸化処理を行った。その結果、金属アルミニウムが酸化され、多孔質アルミナ層が形成された。この基板の表面を形成した多孔質アルミナ層をマスクとして、さらに硫酸と過酸化水素水と水との混合液中でエッチングし、GaAs基板の表面にGaAsの多孔質層を形成した。この基板からアルミナ層だけをフッ酸エッチングで除去し、多孔質層を表面に有するGaAs基板を作製した。

【0026】このようにして得られたGaAs基板に、MBE法を用い、成長温度750℃でGaNを1μm成長させた。この基板の表面を原子間力顕微鏡で観察し、表面に現れたピットの密度を計数したところ $4 \times 10^6$  個/cm<sup>3</sup>であった。

【0027】（実施例3）直径50mm、厚さ330μmのサファイア(0001)基板に、SiO<sub>2</sub>マスクをかけ、フォトリソグラフィにより、マスク全面に直径1μmの窓を約1μmの間隔を隔てて形成した。この基板をRIEを用いてエッチングし、サファイア基板表面に多孔質層を設け、その後マスクを除去した。このサファイア基板上に、実施例1の方法を用いてGaNエピタキシャル層を2μm成長させた。

【0028】このようにして得られたGaNエピタキシャル層の表面を原子間力顕微鏡で観察し、表面に現れる

ピットの密度を計数したところ、 $1 \times 10^6$  個/ $\text{cm}^3$ であった。

【0029】（実施例4）実施例1に示した方法により得られた多孔質層を有するSi基板上にSiO<sub>2</sub>膜をプラズマCVD法で400nm積層し、さらにフォトリソグラフィにより、SiO<sub>2</sub>膜に直径1μm、ピッチ5μmの窓を形成した。マスクをかけた基板をMOCVD炉に収納し、常圧、1050℃でGaN層を2μm成長させた。得られたGaN層は平坦な鏡面を呈していた。このGaN層の表面を原子間力顕微鏡で観察し、表面に現れるピットの密度を計数したところ、 $2 \times 10^5$  個/ $\text{cm}^3$ であった。

【0030】（実施例5）実施例3で得られたGaNの成長したサファイア基板をHVPE炉に収納し、塩化ガリウムとアンモニアとを原料として、減圧、1100℃でさらに200μmのGaN層を積層した。次に厚膜GaN層の形成されたサファイア基板に、室温～600℃の急熱、急冷サイクルを10回施したところ、基板とGaNとの線膨張係数差により、サファイア多孔質部分が破壊され、GaN層だけを剥離することができた。GaN層には、多孔質サファイアが付着していたので、こ

の多孔質サファイアを研磨により除去した。このようにしてGaNの自立基板を得ることができた。

【0031】ここで、多孔質層の多効率や孔の大きさ、深さ、形状、ピッチは、基板の材質や基板上に成長する窒化物結晶の成長条件に依存して最適値が存在するため、一義的に規定できる性格のものではない。

【0032】

【発明の効果】以上要するに本発明によれば、次のような優れた効果を発揮する。

10 【0033】種々の基板の上に高品質なGaN系結晶を成長させることができる半導体結晶の製造方法の提供を実現することができる。

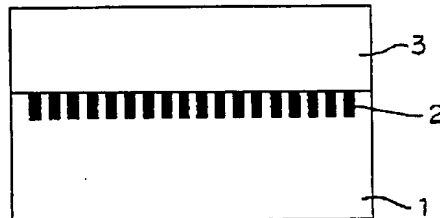
【図面の簡単な説明】

【図1】本発明の半導体結晶の製造方法を適用したGaNエピタキシャル基板の一実施の形態を示す断面図である。

【符号の説明】

- 1 基板
- 2 多孔質層
- 20 3 III族窒化物単結晶層

【図1】



フロントページの続き

Fターム(参考) 5F041 AA40 CA33 CA40 CA46 CA77  
 5F045 AA03 AA04 AB14 AC02 AC07  
 AC12 AD14 AD15 AE29 AF02  
 AF04 AF09 AF12 AF13 BB12  
 CA11 CA12 DA53 DB02 HA01  
 HA02 HA03 HA11  
 5F073 CA01 CB02 CB04 CB05 DA28  
 EA29